

МОДУЛЬ СОПРЯЖЕНИЯ ШИНЫ ISA И СЕТИ ETHERNET

Рассматривается модуль сопряжения шины ISA и сети Ethernet. Описаны структура устройства на базе ППБМ, принципы взаимодействия с интерфейсом ISA и сетью Ethernet, а также организация двунаправленного обмена данными.

Введение

Для интеграции систем с интерфейсом ISA в современные сетевые инфраструктуры Ethernet применяются модули сопряжения, выполняющие функции аппаратного моста между параллельной системной шиной и пакетной средой Ethernet. Такие устройства обеспечивают двунаправленный обмен данными, преобразуя циклы обращения к шине ISA в сетевые кадры Ethernet и обратно, что позволяет организовать удаленный мониторинг и управление существующими вычислительными комплексами без их аппаратной замены.

1. Структура модуля сопряжения

Центральным элементом модуля является ППБМ, в которой реализуется вся управляющая и преобразующая логика устройства. Внутри ППБМ размещаются контроллер шины ISA, Ethernet-контроллер, механизмы буферизации и арбитража данных, регистры управления и статуса, модуль прерываний, а также делитель частоты. Конфигурация логики ППБМ хранится во встроенной энергонезависимой памяти и автоматически загружается при подаче питания. Внутренняя структура ППБМ представлена на рисунке 1.

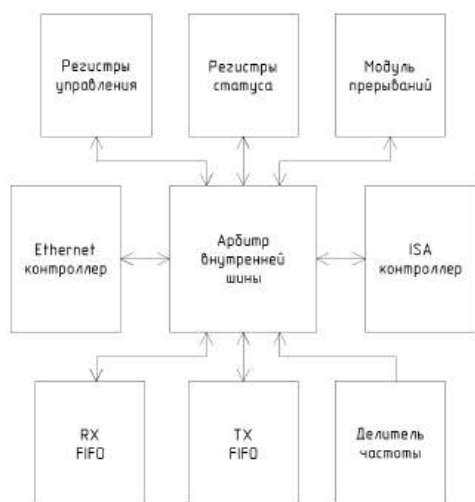


Рис. 1 – Внутренняя структура ППБМ

Взаимодействие с шиной ISA осуществляется контроллером, реализованным в ППБМ, и основано на декодировании адресного пространства и анализе управляющих сигналов IOR, IOW и AEN. При обращении процессора к заданному диапазону адресов и активном сигнале разрешения адреса (AEN=0) ISA-контроллер активирует внутреннюю логику устройства. В цикле записи данные фиксируются по сигналу

IOW, а в цикле чтения контроллер выставляет данные на шину при активном сигнале IOR [1].

Поскольку шина ISA использует логические уровни +5 В, а внутренняя логика ППБМ обычно работает с уровнями +3,3 В [2], между ними применяются двунаправленные буферные элементы – преобразователи логических уровней (ПЛУ), обеспечивающие электрическую совместимость и защиту интерфейсов.

Питание модуля осуществляется от напряжения +5 В, поступающего от шины ISA. При помощи встроенных понижающих стабилизаторов формируются необходимые для работы компонентов напряжения, а для уменьшения пульсаций используются блокировочные конденсаторы.

Обработка сетевого трафика выполняется Ethernet-контроллером, также реализованным в ППБМ, совместно с внешним RНУ-модулем, подключенным по интерфейсу МП или RМП. При приеме данных сигнал из физической среды поступает через согласующий трансформатор на RНУ, где преобразуется в цифровой поток, после чего Ethernet-контроллер выполняет фильтрацию кадров по адресу, проверку контрольной суммы и извлечение полезной нагрузки [3]. При передаче данные из внутренних регистров и буферов формируются в Ethernet-кадры с добавлением необходимых заголовков и вычислением контрольной суммы, после чего передаются через RНУ в физическую среду. Структурная схема модуля сопряжения представлена на рисунке 2.

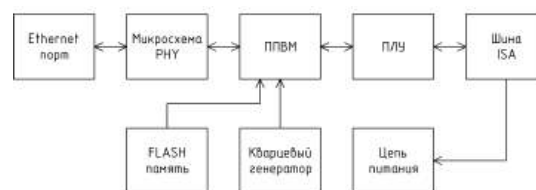


Рис. 2 – Структурная схема модуля сопряжения

Обмен данными между сетевой и системной частями устройства осуществляется через внутренние регистры и буферы ППБМ. Внешний узел формирует пакеты с командами чтения или записи, которые после приема и обработки Ethernet-контроллером преобразуются во внутренние сигналы доступа к шине ISA (адрес, данные и управляющие сигналы). В обратном направлении обращения процессора к регистрам модуля преобразуются логикой ППБМ в соответствующие кадры данных с адресной информацией получателя, типом протокола и полем данных, после чего вычисляется CRC и кадр передается в сеть

II. Функциональная логика

Функционально работа устройства реализуется в виде двух параллельно функционирующих конечных автоматов – ISA-контроллера и Ethernet-контроллера, взаимодействующих через арбитр внутренней шины ППВМ. Алгоритм работы программы модуля сопряжения представлен на рисунке 3.

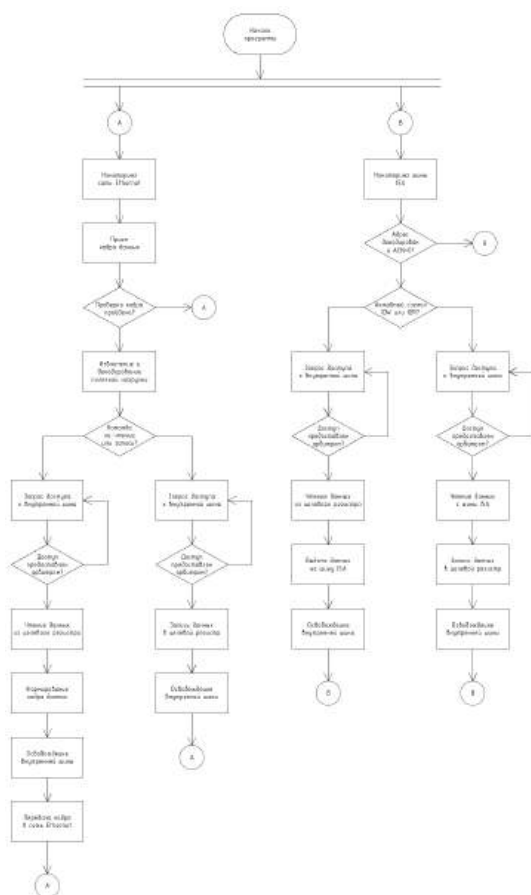


Рис. 3 – Алгоритм работы программы

ISA-контроллер находится в состоянии ожидания до обнаружения обращения к адресному диапазону модуля при AEN=0 и активных сигналах IOR или IOW. После этого выполняется декодирование адреса с выбором целевого регистра – данных, управ-

Максимов Егор Данилович, студент 4 курса кафедры теоретических основ электротехники БГУИР,
E.Maximau@yandex.by.

Научный руководитель: Тихоновецкий Сергей Алексеевич, преподаватель кафедры теоретических основ электротехники БГУИР, кандидат технических наук, доцент, s.tikhonovetskij@bsuir.by.

ления или статуса. После выполняется цикл чтения или записи: при чтении данные выставляются на шину ISA через буферы, при записи данные с шины фиксируются во внутреннем буфере и передаются в соответствующий регистр. По завершении операции контроллер возвращается в состояние ожидания.

Ethernet-контроллер параллельно осуществляет приём и передачу кадров. При приёме выполняются фильтрация по адресу, проверка контрольной суммы и запись полезных данных в буфер RX FIFO или регистры управления. При передаче данные извлекаются из буфера TX FIFO или регистров, формируется кадр с необходимыми заголовками (MAC, IP, TCP/UDP), вычисляется контрольная сумма, после чего кадр передаётся через PHY-интерфейс.

Доступ к внутренней шине ППВМ организуется арбитром с фиксированным приоритетом. Наивысший приоритет имеет ISA-контроллер, что позволяет не превышать допустимое время ожидания процессора. Далее по приоритету следует канал записи входящих данных (RX), затем канал передачи (TX).

III. Выводы

Предлагаемая реализация модуля сопряжения шины ISA и сети Ethernet позволяет обеспечить интеграцию существующих вычислительных систем на базе шины ISA в современные сети Ethernet. Аппаратная реализация обмена данными обеспечивает задержку, сравнимую с непосредственным обращением к локальным ресурсам. Гибкая архитектура с настраиваемыми приоритетами и отдельными каналами FIFO делает модуль адаптируемым к различным сценариям использования – от удалённого сбора данных до эмуляции периферийных устройств.

Список литературы

1. Интерфейсы периферийных устройств ЭВМ : учеб. пособие / А. А. Авдюхин, Е. В. Душутина, А. В. Жуков. – СПб : СПбГПУ, 2011. – 152 с.
2. Interfacing Virtex-6 PIBMs with 3.3V I/O Standards [Электронный ресурс]. – Режим доступа: <https://docs.amd.com/v/u/en-US/xapp899>. – Дата доступа: 30.03.2026.
3. RFC 791: INTERNET PROTOCOL // Protocol specification: Information Sciences Institute University of Southern California, 1981. – 45 p.