

Министерство образования Республики Беларусь
Учреждение образования
Белорусский государственный университет
информатики и радиоэлектроники

На правах рукописи

УДК621.3.049.77-049.65:537.2

ЭЛЬКИНД
Антон Дмитриевич

**МОДЕЛИРОВАНИЕ ВСТРОЕННЫХ СРЕДСТВ ЗАЩИТЫ
ИНТЕГРАЛЬНЫХ МИКРОСХЕМ ОТ ВОЗДЕЙСТВИЯ
ЭЛЕКТРОСТАТИЧЕСКИХ РАЗРЯДОВ**

АВТОРЕФЕРАТ

диссертации на соискание степени
магистра техники и технологии

по специальности 1-39 81 01 Компьютерные технологии проектирования
электронных систем

Научный руководитель
Алексеев Виктор Федорович
кандидат технических наук, доцент

Минск 2016

Работа выполнена на кафедре проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Научный руководитель:

Алексеев Виктор Федорович,

кандидат технических наук, доцент, доцент кафедры проектирования информационно-компьютерных систем учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Рецензент:

Бондарик Василий Михайлович,

кандидат технических наук, доцент, декан факультета непрерывного и дистанционного образования учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»

Защита диссертации состоится «20» января 2016 года в 15⁰⁰ часов на заседании Государственной комиссии по защите магистерских диссертаций в учреждении образования «Белорусский государственный университет информатики и радиоэлектроники» по адресу: 220013, г. Минск, ул. П.Бровки, 6, ауд. 415-1 корп., тел: 293-20-80, e-mail: kafpiks@bsuir.by.

С диссертацией можно ознакомиться в библиотеке учреждения образования «Белорусский государственный университет информатики и радиоэлектроники».

ВВЕДЕНИЕ

Вся радиоэлектронная аппаратура, выпускаемая в настоящее время, чувствительна к воздействию электростатического разряда. Воздействие такого разряда на современные электронные компоненты может вызывать их необратимое повреждение или скрытые дефекты.

Статическое электричество – это явление, при котором на поверхности и в объеме диэлектриков, проводников и полупроводников возникает и накапливается свободный электрический заряд. Как правило, незаряженные атомы обладают одинаковым количеством положительных частиц и отрицательных электронов. Электрически заряженными считаются объекты, обладающие недостающим либо избыточным числом электронов.

Коммуникационные системы сегодня все больше зависят от степени интеграции полупроводниковых микросхем и функциональных производственных процессов, в которых используются очень точные линейные расстояния и тонкие диэлектрические слои. Наиболее чувствительными к воздействию электростатического разряда являются интегральные схемы, выполненные по КМОП технологии. Разряды приводят к протеканию импульсов токов, как правило, коротких, но имеющих большую амплитуду и способных полностью или частично повредить интегральную схему.

Микросхемы значительную часть производственного цикла проводят вне плат, в составе которых будут функционировать впоследствии, а некоторые – например, центральные процессоры, оперативная память, остаются без защиты платы вплоть до поступления к конечному пользователю и, соответственно, установки в штатные места. Таким образом, вопрос обеспечения встроенной защиты интегральных микросхем от электростатического разряда является актуальным.

В частности, актуальным является вопрос защиты интегральных микросхем со встроенными интерфейсами передачи данных. Эти микросхемы чаще других подвергаются воздействию электростатического разряда при проведении коммутации проводных каналов передачи данных.

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы исследования

При разработке аппаратуры, работающей в заданной электромагнитной обстановке трудно оценить поведение элементной базы и устройств в целом при воздействии дестабилизирующих факторов. Для этого нужно проводить натурные испытания опытных образцов. Но экономически намного целесообразней проводить моделирование таких воздействий и уже на этапе проектирования аппаратуры вводить необходимые внешние средства защиты. Применяемые внешние меры защиты интегральных схем от электростатических разрядов полностью не исключают возможности повреждения схем. Поэтому при обязательном применении мер внешней (коллективной)

защиты, основным средством защиты интегральных схем является встроенная защита, то есть применение защитных схем, выполненных на кристалле схемы в едином технологическом процессе. В КМОП микросхемах, наиболее подверженных действию разряда, применяются встроенные диодные элементы защиты или элементы защиты из МОП транзисторов.

Степень разработанности проблемы

Теоретические и практические вопросы и особенности моделирования встроенных средств защиты от электростатического разряда раскрыты в трудах Кечиева Л.Н., Пожидаева Е.Д., Пискуна Г.А., Алексева В.Ф., Трегубова Д.В., Горлова М.И.

Вместе с тем, особенности при проведении моделирования средств защиты от статического электричества определяют направление исследования и вызывают необходимость проведения дальнейшей работы по улучшению алгоритмов и подходов при проведении данных исследований.

Цель и задачи исследования

Целью магистерской диссертации является исследование встроенных схем защиты интегральных схем, а также моделирование структуры *GGNMOST* на базе модели биполярного транзистора Гумеля-Пуна.

Для выполнения поставленной цели в работе были сформулированы следующие задачи:

- изучить причины возникновения электростатического разряда, форму токового импульса при разряде, а также временные характеристики переходного процесса;
- рассмотреть структуру *GGNMOST*, рассчитать ее на дискретных компонентах и провести моделирование;
- проанализировать существующие схемы дискретной защиты микросхем со встроенными интерфейсами передачи данных.

Объектом исследования являются встроенные и дискретные компоненты для защиты интегральных схем от воздействия электростатического разряда.

Предметом исследования являются схемотехнические решения и практические рекомендации производителей для защиты от электростатического разряда.

Область исследования. Содержание диссертационной работы соответствует образовательному стандарту высшего образования второй ступени (магистратуры) специальности 1-39 81 01 Компьютерные технологии проектирования электронных систем.

Теоретическая и методологическая основа исследования

В основу диссертации легли теоретические и практические положения отечественных и зарубежных исследований ученых по проблеме защиты от

статического электричества: Кечиев Л.Н., Горлов М.И., Пожидаев Е.Д. Алексеев В.Ф., Пискун Г.А. и др.

Теоретической основой исследований, проведенных в работе, являются общенаучные методы структурного, факторного, функционального и сравнительного анализов.

Моделирование осуществлялось в пакетах *Multisim* и *MicroCap*. Обработка статистических данных проводилась с использованием *MS Excel*.

В качестве **научной гипотезы исследования** выдвигается тезис о применении дискретных компонентов для моделирования и улучшения свойств встроенных схем защиты, которые являются интеллектуальной собственностью компаний-производителей интегральных схем.

Методологической основой исследования являются разработки отечественных и зарубежных авторов, методические материалы, труды отечественных и зарубежных учёных и научные труды в области оценки инновационного потенциала. В магистерской диссертации используются следующие общенаучные методы: структурный, факторный и сравнительный анализ, метод формализации, метод моделирования. Инновационные подходы исследуются в рамках структурного и компонентного подходов, при создании инструментального средства используется методология системного проектирования, графические нотации. В основу изложения научных результатов положена гипотетико-дедуктивная схема научного исследования.

Информационная база исследования встроенных средств защиты компонентов от электростатического разряда сформирована на основе экспериментальных данных, сведений из научных изданий, электронных ресурсов, описаний результатов НИР, а также материалов научных изданий, конференций и семинаров.

Инструментальной базой исследования является устройство встроенных средств защиты доступных для анализа микросхем и других полупроводниковых компонентов.

Научная новизна и значимость полученных результатов диссертационной работы заключается в возможности моделирования воздействия электростатического разряда на КМОП микросхемы в целом на основе результатов моделирования ее встроенных цепей защиты.

Представлены схемотехнические решения, направленные на снижение воздействия статического электричества в целом. Рассмотрены проблемы моделирования встроенных схем защиты. Разработанное техническое решение отвечает требованиям поставленных задач, решаемых в ходе выполнения программ исследований.

Основные положения, выносимые на защиту:

– классификация параметрических отказов интегральных микросхем, вызванных воздействием электростатических разрядов на токоведущие элементы микросхем, позволившая выявить наиболее уязвимые структурные части интегральных схем;

– модель элемента защиты на n -канальном полевом транзисторе с заземленным затвором (*GGNMOST*), основанная на модели биполярного транзистора Гумеля-Пуна, позволившая провести моделирование воздействия электростатического разряда на микросхему в целом;

– компьютерная модель воздействия электростатического разряда на токоведущие элементы интегральных микросхем, позволившая выработать рекомендации к входным электрическим параметрам интегральных микросхем и дискретных устройств защиты.

Теоретическая значимость диссертации заключается в обобщении подходов и методов защиты электроники от статического электричества.

Практическая значимость диссертации состоит в том, что на основании результатов моделирования элемента защиты *GGNMOST* возможно моделирование воздействия электростатического разряда на интегральную схему в целом.

Апробация и внедрение результатов исследования

Основные положения работы и результаты диссертации изложены в опубликованных работах общим объемом 12 стр.

Структура и объем работы. Структура диссертационной работы обусловлена целью, задачами и логикой исследования. Работа состоит из введения, трёх глав и заключения, библиографического списка и приложений. Общий объем диссертации – 73 страницы. Работа содержит 3 таблицы, 39 рисунков. Библиографический список включает 55 наименований.

ОСНОВНОЕ СОДЕРЖАНИЕ РАБОТЫ

Во **введении** рассмотрено современное состояние проблемы защиты изделий электронной техники от электростатического разряда, определены основные направления исследований, а также дается обоснование актуальности темы диссертационной работы.

В **общей характеристике работы** сформулированы ее цель и задачи, показана связь с научными программами и проектами, даны сведения об объекте исследования и обоснован его выбор, представлены положения, выносимые на защиту, приведены сведения о личном вкладе соискателя, апробации результатов диссертации, наличие публикаций, а также, структура и объем диссертации.

В первой главе рассмотрены основные причины и процессы возникновения электростатического разряда. Существует три основных процесса электризации материалов: добавление зарядов, удаление зарядов и разделение зарядов. Так, если привести в соприкосновение два тела из различных материалов, между ними произойдет обмен зарядами, приводящий к образованию двойных электрических слоев. Каждый из последних состоит из двух слоев зарядов противоположной полярности, расположенных на поверхности или вблизи от нее и удаленных друг от друга на несколько межатомных расстояний. После разъединения двух тел разделение зарядов может частично остаться: на одном теле будут преобладать положительные, а на другом – отрицательные заряды.

Отказы можно разделить на отказы под действием напряжения, когда пробивается насквозь диэлектрик или разрушается поверхность кристалла, и отказы под действием мощности или тока, которые часто опознают по горячим точкам или расплавленным участкам на кристалле. Разряд может вызвать такую высокую плотность тока на границе оксид-полупроводник, что происходит локальное расплавление полупроводникового материала, а в оксиде образуется точечное отверстие диаметром около 1 мкм.

Считается, что есть шесть наиболее распространенных и связанных с электростатическим разрядом механизмов отказов: тепловой вторичный пробой, расплавление металлизации, объемный пробой, пробой диэлектрика, поверхностный пробой и газовый дуговой разряд. Первые три механизма определяются током (мощностью) разряда, остальные три – его напряжением.

Во второй главе рассмотрены принцип действия, вид и основные статические и динамические характеристики встроенного защитного элемента на *n*-МОП транзисторе с заземленным затвором (*GGNMOST*). Проведено моделирование этого элемента.

Принцип действия данного защитного элемента основан на том, что большое напряжение электростатического разряда, приложенного к контактной площадке, приводит к генерации дырочного тока в области обратносмещенного перехода стока *n*-МОП транзистора, который течет в подложку. Этот ток повышает локальный потенциал подложки за счёт её сопротивления. При определённом напряжении первого пробоя, поданном на вход, начинает работать паразитный латеральный биполярный *n-p-n*-транзистор. Под действием напряжения он защелкивается и сразу же начинает работать в низкоомной области. После вступления в низкоомную область ВАХ транзистор начинает проводить большую часть тока стока, не допуская его в защищаемое устройство.

При разработке модели защитного элемента было выяснено, что модель Гумеля-Пуна биполярного транзистора не может использоваться для моделирования паразитного латерального биполярного транзистора защитного элемента, так как не описывает пробой перехода база-коллектор. Поэтому в модель был введен стабилитрон. Также в ходе моделирования была уточнена топологическая структура элемента, при которой он может работать как

пробойный элемент. На рисунке 1 представлена уточненная модель защитного элемента, качественно удовлетворяющая характеристикам реального элемента [1-А].

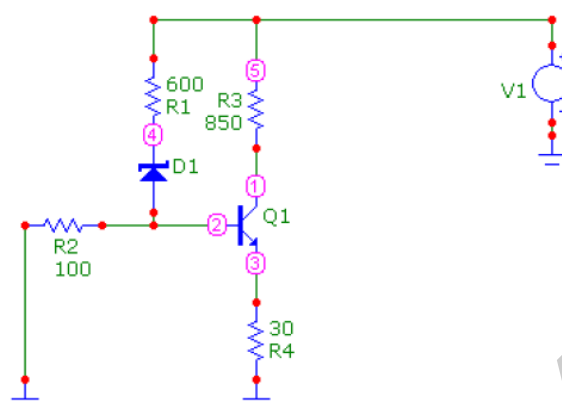


Рисунок 1 – Уточненная схема элемента *GGNMOST*

Элемент защиты можно охарактеризовать несколькими параметрами:

- $U_{\text{откр}}$ – напряжение открытия элемента, при достижении которого элемент входит в область с отрицательным дифференциальным сопротивлением, а после – в низкоомный режим;

- $I_{\text{имп.макс}}$ – максимальный импульсный ток (коллекторный и базовый), который может пропустить через себя элемент;

- $U_{\text{вых.макс}}$ – максимальное выходное напряжение, которое попадает на затвор КМОП структуры, и оно должно быть не больше пикового пробивного напряжения.

В третьей главе показано применение защитных диодов для защиты входа интегральной схемы. Как правило защитные диоды – это кремниевые плоскостные диоды намеренно разработанные с большой областью перехода, для того чтобы они могли справляться с высокими скачками напряжения, что делает их не очень эффективными для использования при низком напряжении. Их емкостное сопротивление напрямую относится к области перехода и растет экспоненциально, в то время как рабочее напряжение снижается.

Влияние емкостной нагрузки, которую создает защитный диод высокочастотному сигналу при передаче через длинную линию, приводит к значительному ухудшению или отражению сигнала.

Для моделирования воздействия электростатического разряда использована модель заряженного человеческого тела *HBM (HumanBodyModel)*. Рассмотрен разряд конденсатора емкостью 100 пФ, заряженного до напряжения 8000 В, на входную цепь интегральной микросхемы, представляющей собой два диода, включенных последовательно (рисунок 2) [3-А].

При разомкнутом состоянии ключа *S1* наблюдается отсутствие тока во входной цепи. Потенциал на средней точке диодов равен половине напряжения питания интегральной схемы – 2,5 В.

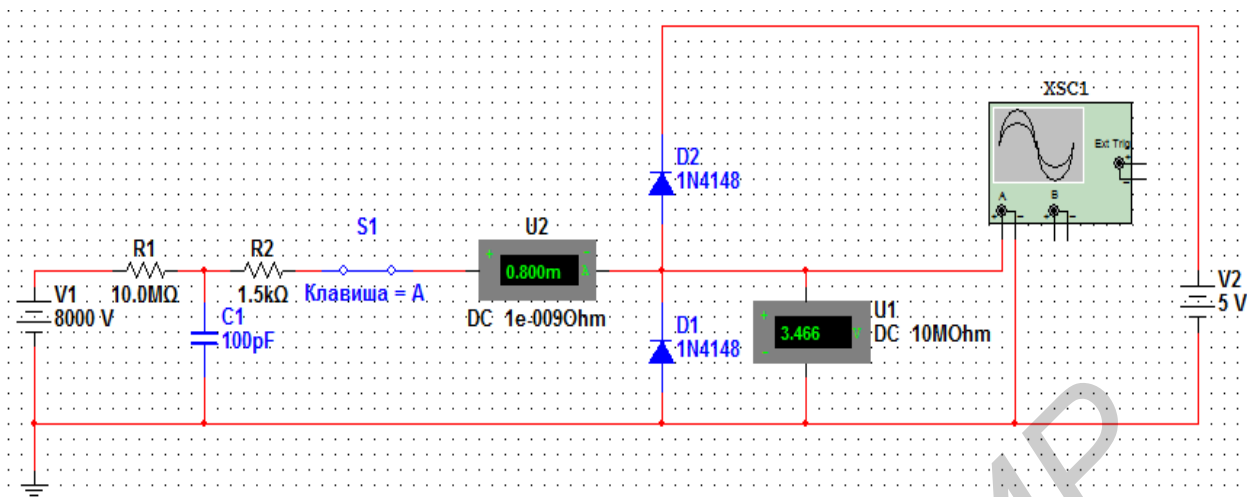


Рисунок 2 – Схема для моделирования воздействия на вход интегральной схемы

После замыкания ключа $S1$ наблюдается переходной процесс длительностью приблизительно 15,8 мс (рисунок 3) [3-А].

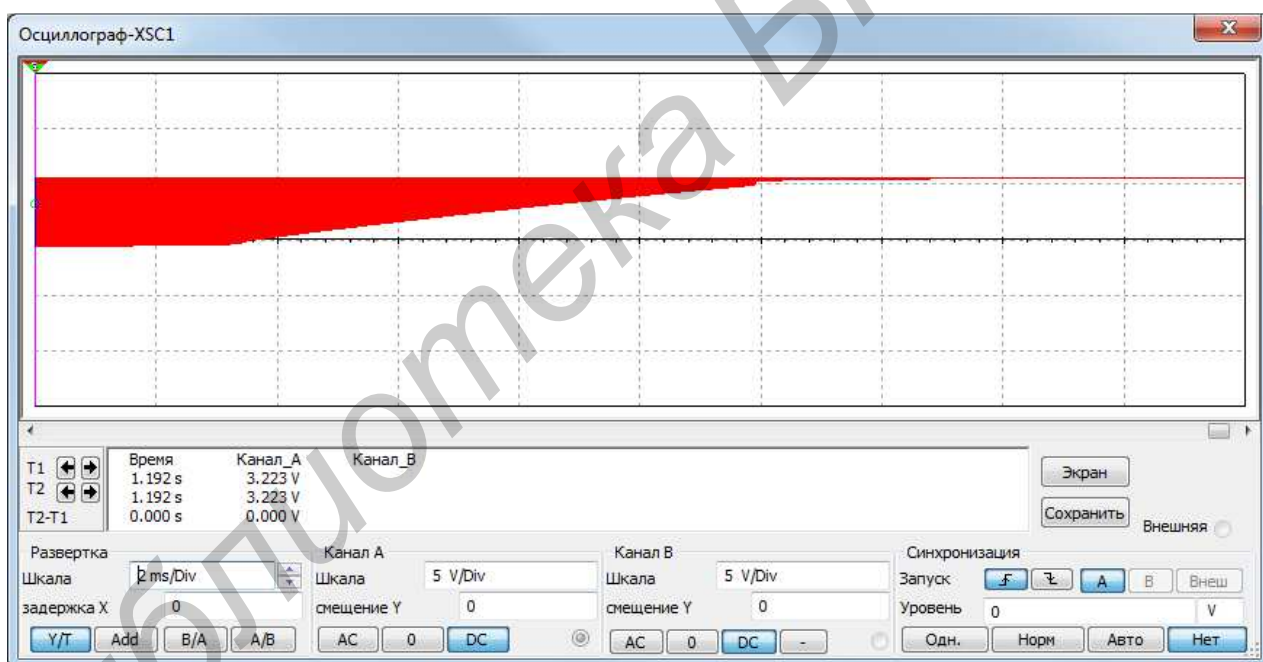


Рисунок 3 – Переходной процесс при разряде конденсатора

На рисунке выше видно, что данный переходной процесс является затухающим, а при масштабировании графика видно, что переходной процесс представляет собой колебания с периодом 20 мкс (рисунок 4) [3-А].

Таким образом, входная цепь интегральной схемы представляет собой емкостную нагрузку. Поэтому при электростатическом разряде происходит переходной колебательный процесс, обусловленный емкостью перехода защитных диодов.

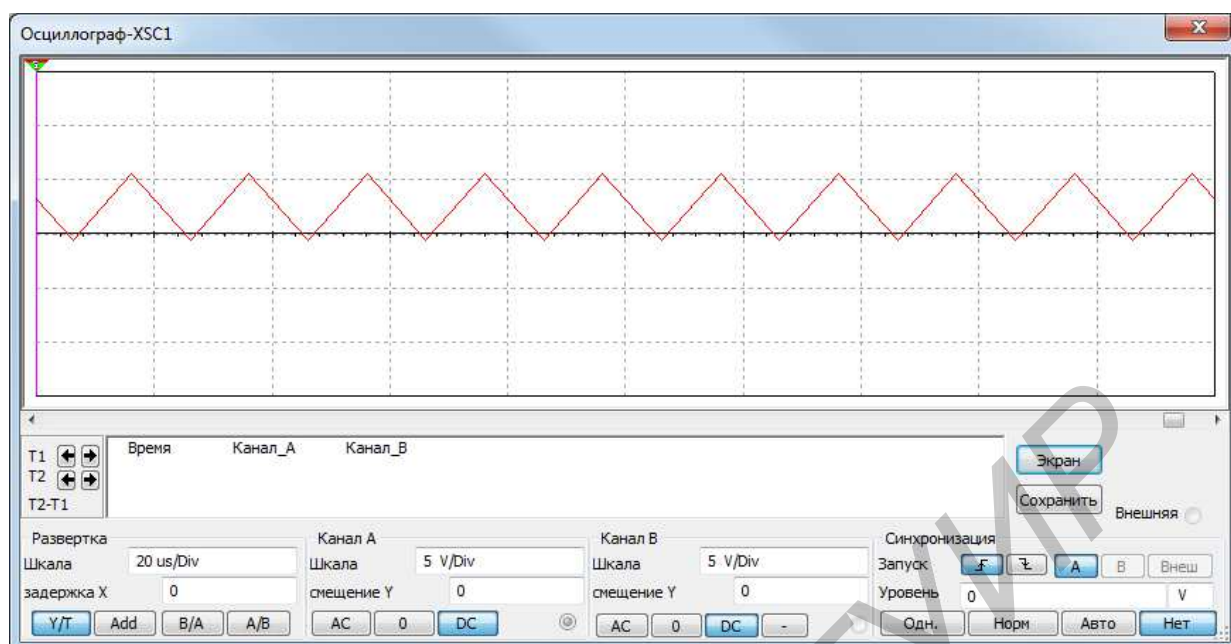


Рисунок 4 – Переходной процесс в увеличенном масштабе

На основании полученных переходных процессов можно сделать вывод, что чем больше входная емкость интегральной микросхемы совместно с емкостью защитных элементов, тем дольше будет проходить переходной процесс. Следовательно, тем больше будет искажаться форма полезного сигнала.

При проектировании дискретной защиты электронных компонентов важно обеспечить защиту не только входной сигнальных цепей, но и источника питания, так как при срабатывании защитных схем напряжение электростатического импульса может попадать на шины земли и питания.

Защитные элементы должны выполнять две основные функции: отводить высоковольтный импульс от цепи или фиксировать перепад напряжения ниже порога повреждения защищаемой микросхемы для данной ширины импульса. В дальнейшем, во время нормальной работы цепи (без явлений перепада), защитный элемент не должен ухудшать функционирование той цепи, которую он защищает.

Гасящим элементам для высокоскоростных интерфейсов требуется очень быстрое время реакции, низкое защитное и рабочее напряжение и, в случае портативных или ручных устройств, они должны занимать минимум рабочего пространства. Как правило, чем ближе находится элемент, гасящий броски напряжения, к устройству, которое он защищает, тем лучше могут быть его ограничивающие характеристики.

Удовлетворительный результат при защите высокоскоростных интерфейсов дают TVS-диоды. Эти защитные диоды имеют широкий диапазон рабочих токов, напряжений и входных емкостей.

На рисунке 5 [б-А] показана схема дискретной защиты USB интерфейса.

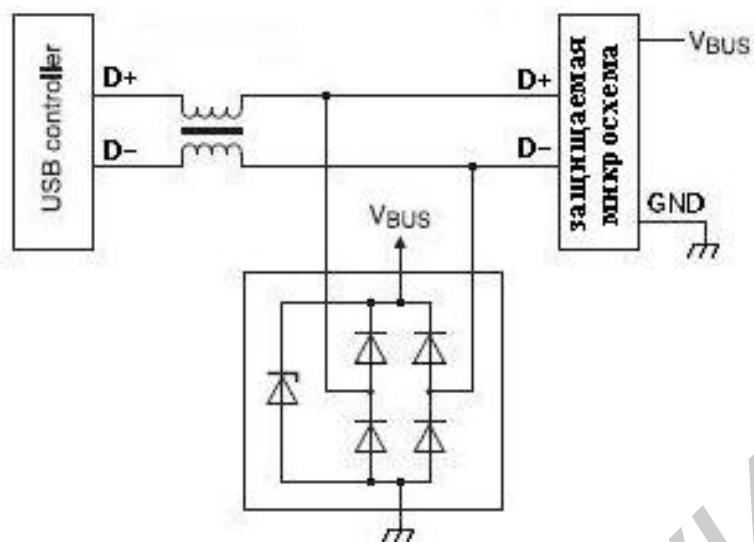


Рисунок 5 – Схема дискретной защиты USB интерфейса

Принцип работы заключается в следующем. В нормальном режиме диоды находятся в обратносмещенном режиме и не оказывают влияния на сигнал. Но при превышении потенциала источника питания на одной из сигнальных линий диоды оказываются включены в прямом режиме. Через диоды напряжение попадает на защитный диод, тем самым предотвращая попадание импульсов высокого напряжения на источник питания.

ЗАКЛЮЧЕНИЕ

Представленные в диссертации результаты исследований и разработок являются итогом работы с 2014 года по настоящее время.

В ходе выполнения работы поставлены и решены задачи защиты изделий электронной техники от статического электричества. Рассмотрены основные причины и процессы возникновения электростатического разряда и виды отказов интегральных микросхем.

Рассмотрен принцип действия, вид и основные статические и динамические характеристики встроенного защитного элемента *GGNMOST*.

В ходе моделирования элемента *GGNMOST* была уточнена его топологическая структура, при которой он может работать как пробойный элемент. После уточнения была получена модель защитного элемента, качественно удовлетворяющая характеристикам реального элемента. Исследуя модель и изменяя ее параметры, удалось получить характеристики, соответствующие реальным:

- статические: $U_{откр} = 15 \text{ В}$, $I_{имп.макс} = 1 \text{ А}$, $U_{вых.макс} = 30 \text{ В}$;
- динамические: частота среза для полезного сигнала – 1 ГГц, задержка открытия элемента – около 150 пс.

Выявлена особенность элемента *GGNMOST*: под действием импульса статического напряжения он работает как биполярный транзистор. Такой

транзистор является паразитным в КМОП структурах, но в данном случае этот паразитный биполярный транзистор используется как полезный в основном режиме работы элемента.

Проведено моделирование входной цепи интегральной микросхемы и выявлено, что при разряде происходит затухающий колебательный переходной процесс. Такой процесс может оказывать значительное влияние на входной полезный сигнал и искажать его форму.

СПИСОК ОПУБЛИКОВАННЫХ РАБОТ

[1-А] Элькинд, А.Д. Моделирование встроенных средств защиты от электростатического разряда / А.Д. Элькинд, Е.А. Мурзо, И.Н. Богатко // Сборник материалов 51-й научной конференции аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 13-17 апреля 2015 года) / Минск: БГУИР, 2015. – С. 275–276.

[2-А] Элькинд, А.Д. Модели электростатического разряда / А.Д. Элькинд, А.Г. Амеличиц, И.Н. Богатко // Сборник материалов 51-й научной конференции аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 13-17 апреля 2015 года) / Минск: БГУИР, 2015. – С. 277–278.

[3-А] Амеличиц, А.Г. Особенности конструкций СБИС ЗУ с элементами структурно-логической избыточности / А.Г. Амеличиц, Е.А. Мурзо, А.Д. Элькинд // Сборник материалов 51-й научной конференции аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 13-17 апреля 2015 года) / Минск: БГУИР, 2015. – С. 145–146.

[4-А] Богатко, И.Н. Систематизация механизмов повреждений полупроводниковых приборов, вызванных воздействием электростатических разрядов / И.Н. Богатко, Г.А. Пискун, А.Д. Элькинд // Сборник материалов 51-й научной конференции аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 13-17 апреля 2015 года) / Минск: БГУИР, 2015. – С. 158–160.

[5-А] Богатко, И.Н. Численная модель расчета эксплуатационной интенсивности отказов микроконтроллеров после воздействия разрядов статического электричества / И.Н. Богатко, Г.А. Пискун, А.Д. Элькинд // Сборник материалов 51-й научной конференции аспирантов, магистрантов и студентов учреждения образования «Белорусский государственный университет информатики и радиоэлектроники» (Минск, 13-17 апреля 2015 года) / Минск: БГУИР, 2015. – С. 160.

[6-А] Швед, С.М. Воздействие электростатических разрядов на полупроводниковые изделия / С.М. Швед, А.Г. Амеличиц, Е.А. Мурзо, А.Д. Элькинд // Сучасні проблеми радіотехніки та телекомунікацій «РТ - 2015»:

матеріали 11-ої міжнар. Молодіжної наук.-техн. конф., Севастополь, 16-20 листопада 2015 р. / М-во освіти і науки України, Севастополь: СевНТУ, 2015. – С. 148.

[7-А] Балаш, И.И. Применение полупроводниковых структур для защиты от электростатического разряда / И.И. Балаш, А.Д. Элькинд, А.Г. Амельчиц, Е.А. Мурзо // Сучасні проблеми радіотехніки та телекомунікацій «РТ - 2015»: матеріали 11-ої міжнар. Молодіжної наук.-техн. конф., Севастополь, 16-20 листопада 2015 р. / М-во освіти і науки України, Севастополь: СевНТУ, 2015. – С. 204.

Библиотека БГУИР

РЭЗІЮМЭ

Элькінд Антон Дзмітрыевіч

Мадэляванне ўбудаваных сродкаў абароны інтэгральных мікрасхем ад уздзеяння электростатычных разрадаў

Ключавыя словы: электростатычны разрад, інтэгральная схема, палявы транзістар, ахоўная схема.

Мэта работы: даследаванне ўбудаваных схем абароны інтэгральных схем ад электростатычнага разраду.

Атрыманыя вынікі і іх навізна: разгледжаны асноўныя прычыны і працэсы ўзнікнення электростатычнага разраду. Разгледжаны асноўныя тыпы адмовы ў паўправадніковых прыбораў. Былі разгледжаны прынцып дзеяння, выгляд і асноўныя статычныя і дынамічныя характарыстыкі убудаванага ахоўнага элемента на n -МАП транзістары з заземленым затворам ($GGNMOST$). Пры распрацоўцы мадэлі ахоўнага элемента было высветлена, што мадэль Гумеля-Пуна біпалярнага транзістара не можа выкарыстоўвацца для мадэлявання паразітнага латэральнага біпалярнага транзістара ахоўнага элемента, таму што не апісвае прабой пераходу база-калектар. Таму ў мадэль быў уведзены стабилитрон. Таксама ў ходзе мадэлявання была ўдакладнена тапалагічная структура элемента, пры якой ён можа працаваць як прабойны элемент. Пасля ўдакладнення была атрымана мадэль ахоўнага элемента, якасна якая задавальняе характарыстыкам рэальнага элемента. Даследуючы мадэль і змяняючы яе параметры, атрымалася знайсці характарыстыкі, якія адпавядаюць рэальным:

– статычныя: $U_{адкр} = 15$ В, $I_{імп.макс} = 1$ А, $U_{вых.макс} = 30$ В;

– дынамічныя: частата зрэзу для карыснага сігналу – 1 Гц, затрымка адкрыцця элемента – каля 150 пс.

Разгледжаны ўваходны ланцуг інтэгральнай схемы і выканана мадэляванне ўздзеяння электростатычнага разраду.

Ступень выкарыстання: вынікі ўкаранёны на ААТ «НДІЭВМ».

Вобласць ужывання: паўправадніковая прамысловасць, мікраэлектроніка, мікрапрацэсарныя сістэмы.

РЕЗЮМЕ

Элькинд Антон Дмитриевич

Моделирование встроенных средств защиты интегральных микросхем от воздействия электростатических разрядов

Ключевые слова: электростатический разряд, интегральная схема, полевой транзистор, защитная схема.

Цель работы: исследование встроенных схем защиты интегральных схем от электростатического разряда.

Полученные результаты и их новизна: рассмотрены основные причины и процессы возникновения электростатического разряда. Рассмотрены основные типы отказа у полупроводниковых приборов. Были рассмотрены принцип действия, вид и основные статические и динамические характеристики встроенного защитного элемента на n -МОП транзисторе с заземленным затвором ($GGNMOST$). При разработке модели защитного элемента было выяснено, что модель Гумеля-Пуна биполярного транзистора не может использоваться для моделирования паразитного латерального биполярного транзистора защитного элемента, так как не описывает пробой перехода база-коллектор. Поэтому в модель был введен стабилитрон. Также в ходе моделирования была уточнена топологическая структура элемента, при которой он может работать как пробойный элемент. После уточнения была получена модель защитного элемента, качественно удовлетворяющая характеристикам реального элемента. Исследуя модель и изменяя ее параметры, удалось получить характеристики, соответствующие реальным:

- статические: $U_{откр} = 15$ В, $I_{имп.макс} = 1$ А, $U_{вых.макс} = 30$ В;
- динамические: частота среза для полезного сигнала – 1 ГГц, задержка открытия элемента – около 150 пс.

Рассмотрена входная цепь интегральной схемы и выполнено моделирование воздействия электростатического разряда

Степень использования: результаты внедрены на ОАО «НИИЭВМ».

Область применения: полупроводниковая промышленность, микроэлектроника, микропроцессорные системы.

SUMMARY

Elkind Anton Dmitrievich

Modeling of built-in protection circuits against electrostatic discharge in integrated circuits

Keywords: electrostatic discharge, integrated circuit, field electric transistor, protection circuit.

The object of study: research of built-in protection circuit for integrated circuit to prevent impact static electricity.

The results and novelty: studied the basic causes and processes of electrostatic discharge, as well as the typical failures of semiconductor devices. I spent the analysis of operating principles, and the main types of static and dynamic characteristics of the security element is embedded in the n-MOS transistor with grounded gate (GGNMOST). During the simulation revealed that a security element according the Hummel-Pune model bipolar transistor can not be used because it does not describe the breakdown base-collector junction. In this regard for simulation of the processes used circuit with Zener diode. Also, in the modeling process has been refined topological structure element to work as a "destructive elements". As a result was obtained model element for the protection circuit, which satisfies the characteristics of a real quality item. In the process of research we got a model that meets the real characteristics.

– static: $U_{\text{open}} = 15\text{V}$, $I_{\text{peak}} = 1\text{A}$, $U_{\text{out.max}} = 30\text{V}$;

– dynamic: cutoff frequency signal – 1 Ghz, opening delay – 150 p.sec.

I researched the input of the integrated circuit and simulate the impact of electrostatic discharge.

Degree of use: implementation held at JSC «NII EVM».

Sphere of application: semiconductor industry, microelectronics, microprocessor-based systems.